

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-121647

(43)公開日 平成11年(1999)4月30日

(51)Int.Cl.^a

識別記号

F I

H 01 L 23/12

H 01 L 23/12

Q

L

審査請求 未請求 請求項の数 6 ○L (全 5 頁)

(21)出願番号 特願平9-284067

(22)出願日 平成9年(1997)10月16日

(71)出願人 000005843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(72)発明者 山本 哲浩

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

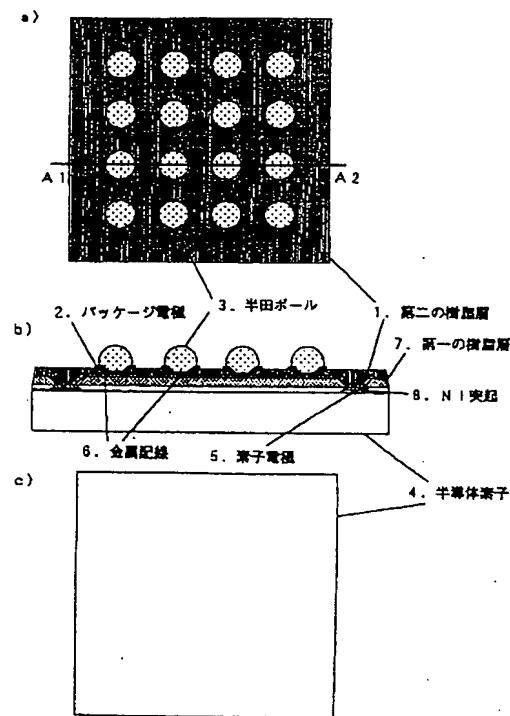
(74)代理人 弁理士 松田 正道

(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【課題】 半導体素子のA1電極上に直接メタライジングするには、A1電極の酸化膜を除去し、さらにバリアメタルと称する金属層を形成する必要があるため、工程数が多くなり、コストも非常に高くなる。

【解決手段】 ウエハ上への積層法によるパッケージングにおいて、半導体素子4の素子電極5上に、バリアメタルを形成する替わりに直接無電解Niメッキを行うことにより、Ni突起8を形成する。



【特許請求の範囲】

【請求項1】表面に素子電極およびパシベーション膜を有する半導体素子と、前記パシベーション膜上に形成され、前記素子電極の位置に開口部を有する第一の樹脂層と、前記第一の樹脂層上に形成された金属配線と、前記素子電極上に直接形成され、前記素子電極と前記金属配線とを接続する金属層と、前記金属配線上と前記第一の樹脂層上に形成され、前記金属配線上の一部分に開口部を有する第二の樹脂層と、前記第二の樹脂層の開口部に配置され、前記金属配線と接続する金属電極とを備え、前記金属層は、無電解メッキによって形成されていることを特徴とする半導体装置。

【請求項2】前記金属層は、ニッケルであることを特徴とする請求項1に記載の半導体装置。

【請求項3】半導体素子の素子電極上に無電解メッキ法により金属層を形成する金属層形成工程と、前記素子電極の位置に開口部を設けるように前記半導体素子のパシベーション膜上に第一の樹脂層を形成する第一樹脂層形成工程と、前記第一の樹脂層上に前記金属層と接続する金属配線を形成する金属配線形成工程と、前記金属配線の一部に開口部を設けるように前記第一の樹脂層と前記金属配線層上に第二の樹脂層を形成する第二樹脂層形成工程と、前記第二の樹脂層の開口部に金属電極を形成する金属電極形成工程とを備えることを特徴とする半導体装置製造方法。

【請求項4】前記金属層形成工程の後、前記第一樹脂層形成工程が行われることを特徴とする請求項3に記載の半導体装置製造方法。

【請求項5】前記第一樹脂層形成工程の後、前記金属層形成工程が行われることを特徴とする請求項3に記載の半導体装置製造方法。

【請求項6】前記半導体素子は、複数の小素子の平面集合体であり、前記金属電極形成工程の後、ダイシングにより前記小素子毎に対応する個片に分割するダイシング工程を備えることを特徴とする請求項3～5のいずれかに記載の半導体装置製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体素子の集積回路を保護し、かつ外部装置と半導体装置の電気的接続を安定に確保し、さらにもっとも高密度な実装を可能とした半導体装置であり、情報通信機器、事務用電子機器、家庭用電子機器、測定装置、組立ロボット等の産業用電子機器、医療用電子機器、電子玩具等に用いられているチップサイズパッケージ（以後CSPと称する）に関するものである。

【0002】

【従来の技術】以下、従来のCSPについて、図面を参照しながら説明する。図4は従来のCSPを示す構成図である。a)は平面図、b)はa)のA1-A2間の断

面図である、図4を参照しながら従来のCSPの構成について説明する。

【0003】素子外部との電気的な接続は第二の樹脂層31上に形成されたパッケージ電極32で行われる。半導体素子33の素子電極34と電気的に接続されている金属配線35は第一の樹脂層36上に形成され、この金属配線35により、半導体素子33の素子電極34とパッケージ電極32が電気的に接続される。この時金属配線35と素子電極33の間には、バリアメタルが存在している。またパシベーション膜38上に形成される第一の樹脂層36と第二の樹脂層31により、このCSPが搭載されるプリント基板とCSPのSiとの熱膨張係数の差によって生じる応力を緩和している。

【0004】

【発明が解決しようとする課題】従来のCSPにおいては第一の樹脂層上に金属配線を形成する際に、半導体素子のA1電極上にTi/Pdをはじめとしたバリアメタルを形成する必要がある。このバリアメタルの形成には、蒸着技術と電気的に貴な金属のエッチング技術を必要とし、非常に難易度の高い技術と高いコストを課すこととなっている。

【0005】本発明はこのような従来のCSPのバリアメタルの形成に難易度の高い技術と高いコストが必要とされるという課題を考慮し、バリアメタルの形成を行うことなくCSPの配線層の形成を行うことによって、従来に比べて容易に、しかも低いコストで製造される半導体装置及びその製造方法を提供することを目的とするものである。

【0006】

【課題を解決するための手段】前述した課題を解決するために、請求項1の本発明は、表面に素子電極およびパシベーション膜を有する半導体素子と、前記パシベーション膜上に形成され、前記素子電極の位置に開口部を有する第一の樹脂層と、前記第一の樹脂層上に形成された金属配線と、前記素子電極上に直接形成され、前記素子電極と前記金属配線とを接続する金属層と、前記金属配線上と前記第一の樹脂層上に形成され、前記金属配線上の一部分に開口部を有する第二の樹脂層と、前記第二の樹脂層の開口部に配置され、前記金属配線と接続する金属電極とを備え、前記金属層は、無電解メッキによって形成されていることを特徴とする半導体装置である。

【0007】また、請求項3の本発明は、半導体素子の素子電極上に無電解メッキ法により金属層を形成する金属層形成工程と、前記素子電極の位置に開口部を設けるように前記半導体素子のパシベーション膜上に第一の樹脂層を形成する第一樹脂層形成工程と、前記第一の樹脂層上に前記金属層と接続する金属配線を形成する金属配線形成工程と、前記金属配線の一部に開口部を設けるように前記第一の樹脂層と前記金属配線層上に第二の樹脂層を形成する第二樹脂層形成工程と、前記第二の樹脂層

の開口部に金属電極を形成する金属電極形成工程とを備えることを特徴とする半導体装置製造方法である。

【0008】

【発明の実施の形態】以下に、本発明の実施の形態を図面を参照して説明する。

【0009】図1は本発明の第1の実施の形態におけるCSPの平面図(a)、図aのA1-A2部の断面図(b)、及び底面図(c)である。

【0010】素子外部との電気的な接続は第二の樹脂層1上に形成されたパッケージ電極2で行われる。必要があれば、この電極2に半田ボール3等の接続材料を形成する。半導体素子4の素子電極5と電気的に接続されている金属配線6は第一の樹脂層7上に形成され、この金属配線6により、半導体素子4の素子電極5とパッケージ電極2が電気的に接続される。この時、金属配線6は素子電極5上に無電界メッキによって形成されたNi突起8を介して形成され、素子電極5のA1と電気的接続が行われる。

【0011】すなわち、上述した第1の実施の形態におけるCSPは、工法的にも工程数が多くさらにコストもかさむバリアメタルを用いていないので、従来に比べて容易に、しかも低いコストで製造できる。

【0012】次に、図2を用いて、本発明の第2の実施の形態におけるCSPの製造方法について説明する。本実施の形態におけるCSPの製造方法によって、製造されるCSPは、上述した第1の実施の形態におけるCSPと同じ構成のものである。

【0013】半導体素子を形成したSiウエハ9の素子電極10上に無電解メッキ法を用いて高さ数μmのNi突起11を形成する(a)。次に、ウエハ9全体(パシベーション膜12上)に均一な厚さの第一の樹脂層13(ポリイミド樹脂層あるいはエポキシ系の樹脂層)を形成し、さらにNi突起11に相当する位置にピア14(Ni突起11を露出させる微小穴)を形成する(b)。第一の樹脂層13の形成はスピンコート法により液状樹脂を均一に塗布し、加熱硬化させることにより、またピアの形成にはフォトマスクによるエッチング法あるいはレーザーを用いる。次にウエハ9全体に蒸着法あるいは無電界メッキ法を用いてCu等の金属層15を形成し、さらにエッチングにより必要のない金属を取り除き、金属配線パターン16を第一の樹脂層13およびNi突起11上に形成させる(c)。さらに、第二の樹脂層17を第一の樹脂層13と同様の方法で形成し、パッケージ電極18を形成させる位置にピア19(金属配線パターン16の一部を露出させる微小穴)を形成する(d)。金属配線パターン16の形成と同様の方法を用いて、パッケージ電極18を形成し、要すれば半田ボールを装着する(e)。最後にウエハの裏面研磨とダイシングによる個片化により、CSP20が形成される。

【0014】すなわち、上述した第2の実施の形態にお

けるCSPの製造方法は、工法的にも工程数が多くさら

にコストもかさむバリアメタルの形成工程を含んでないので、従来に比べて容易に、しかも低いコストでCSPを製造できる製造方法である。

【0015】次に図3を用いて、本発明の第3の実施の形態におけるCSP製造方法について説明する。本実施の形態におけるCSPの製造方法によって、製造されるCSPも、上述した第1の実施の形態におけるCSPと同じ構成のものである。

10 【0016】半導体素子を形成したSiウエハ21全体に、均一な第一の樹脂層22(ポリイミド樹脂層あるいはエポキシ系の樹脂層)を形成し、素子電極23に相当する位置にピア24(素子電極23を露出させる微小穴)を形成する(a)。第一の樹脂層22の形成にはあらかじめ均一な厚さに加工された樹脂フィルムを接着剤或は真空圧着及び加熱により形成する。この時の樹脂フィルムは完全硬化されていないものであれば、そのまま張り付け加熱圧着させる。また、ピアの形成方法については、上述した第2の実施の形態におけるCSPの製造方法と同様である。

20 【0017】すなわち、上述した第3の実施の形態におけるCSPの製造方法は、工法的にも工程数が多くさらにコストもかさむバリアメタルの形成工程を含んでないので、従来に比べて容易に、しかも低いコストでCSPを製造できる製造方法である。

【0018】なお、本発明の金属層は、上述した第1～第3の実施の形態においては、Ni突起であるとして説明したが、これに限らず、無電解メッキ法によって形成され、素子電極および金属配線の材質と接合性のよい材質の金属でありさえすればよい。

30 【0019】また、本発明の半導体装置製造方法は、上述した第2および第3の実施の形態においては、複数の小素子の平面集合体を製造して、金属電極形成工程の後、前記平面集合体をダイシングにより小素子毎に対応する個片に分割するとして説明したが、個々の小素子を単独に製造するとしてもよい。

40 【0020】

【発明の効果】以上説明したところから明らかなように、本発明は、バリアメタルの形成を行うことなくCSPの配線層の形成を行うことによって、従来に比べて容易に、しかも低いコストで製造される半導体装置及びその製造方法を提供することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態におけるCSPの平面図、及び断面図。

【図2】本発明の第2の実施の形態におけるCSPの製造方法を示す断面フロー図。

【図3】本発明の第3の実施の形態におけるCSP製造方法を示す断面フロー図。

【図4】従来のCSPを示す構成図。

【符号の説明】

- 1 第二の樹脂層
- 2 パッケージ電極
- 3 半田ボール
- 4 半導体素子
- 5 素子電極
- 6 金属配線
- 7 第一の樹脂層
- 8 Ni突起
- 9 Siウエハ
- 10 素子電極
- 11 Ni突起
- 12 バシベーション膜
- 13 第一の樹脂層
- 14 ピア
- 15 金属層
- 16 金属配線パターン
- 17 第二の樹脂層
- 18 パッケージ電極（及び半田ボール）

- 19 ピア
- 20 CSP
- 21 Siウエハ
- 22 第一の樹脂層
- 23 素子電極
- 24 ピア
- 25 Ni突起
- 26 金属配線パターン
- 27 第二の樹脂層
- 10 28 パッケージ電極（及び半田ボール）
- 29 ピア
- 30 CSP
- 31 第二の樹脂層
- 32 パッケージ電極
- 33 半導体素子
- 34 素子電極
- 35 金属配線パターン
- 36 第一の樹脂層
- 37 バリアメタル
- 20 38 バシベーション膜
- 39 ポリイミド樹脂層

図1】

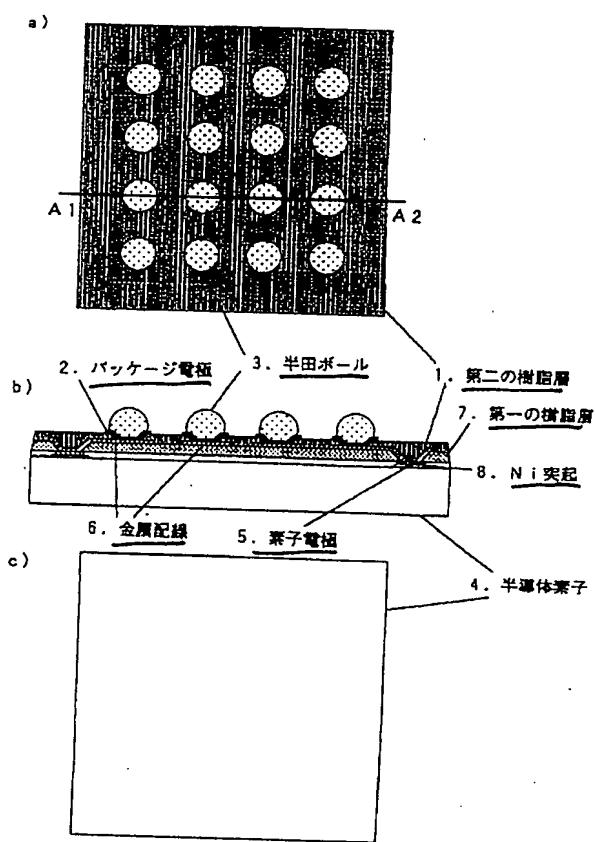
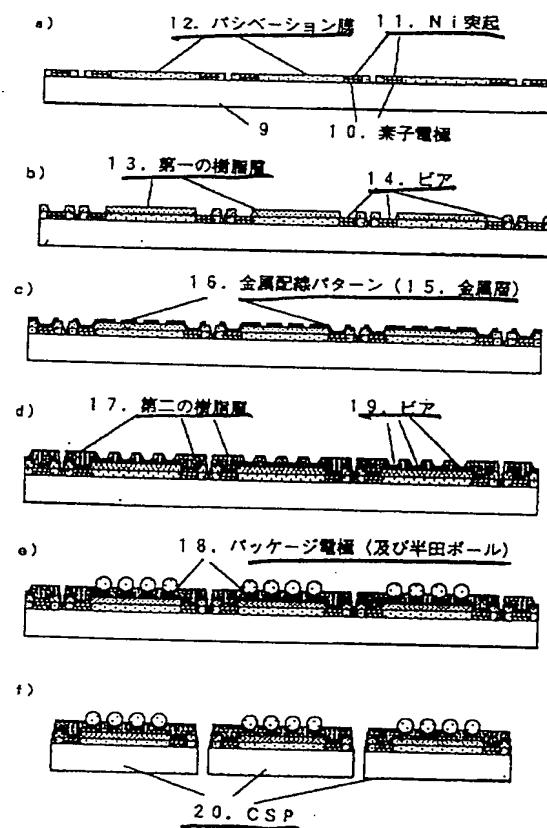
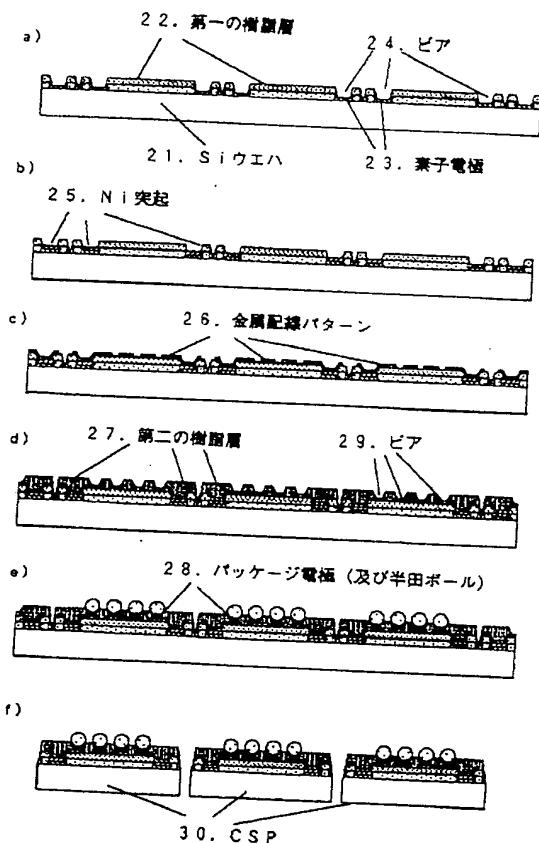


図2】



【図3】



【図4】

